

INTERNATIONAL STANDARD

NORME INTERNATIONALE



Semiconductor devices –

Part 1: Time-dependent dielectric breakdown (TDDB) test for inter-metal layers

Dispositifs à semiconducteurs –

Partie 1: Essai de rupture diélectrique en fonction du temps (TDDB) pour les couches intermétalliques

IECNORM.COM : Click to view the full PDF of IEC 62374-1:2010



THIS PUBLICATION IS COPYRIGHT PROTECTED

Copyright © 2010 IEC, Geneva, Switzerland

All rights reserved. Unless otherwise specified, no part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from either IEC or IEC's member National Committee in the country of the requester.

If you have any questions about IEC copyright or have an enquiry about obtaining additional rights to this publication, please contact the address below or your local IEC member National Committee for further information.

Droits de reproduction réservés. Sauf indication contraire, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de la CEI ou du Comité national de la CEI du pays du demandeur.

Si vous avez des questions sur le copyright de la CEI ou si vous désirez obtenir des droits supplémentaires sur cette publication, utilisez les coordonnées ci-après ou contactez le Comité national de la CEI de votre pays de résidence.

IEC Central Office
3, rue de Varembe
CH-1211 Geneva 20
Switzerland
Email: inmail@iec.ch
Web: www.iec.ch

About the IEC

The International Electrotechnical Commission (IEC) is the leading global organization that prepares and publishes International Standards for all electrical, electronic and related technologies.

About IEC publications

The technical content of IEC publications is kept under constant review by the IEC. Please make sure that you have the latest edition, a corrigenda or an amendment might have been published.

- Catalogue of IEC publications: www.iec.ch/searchpub

The IEC on-line Catalogue enables you to search by a variety of criteria (reference number, text, technical committee,...). It also gives information on projects, withdrawn and replaced publications.

- IEC Just Published: www.iec.ch/online_news/justpub

Stay up to date on all new IEC publications. Just Published details twice a month all new publications released. Available on-line and also by email.

- Electropedia: www.electropedia.org

The world's leading online dictionary of electronic and electrical terms containing more than 20 000 terms and definitions in English and French, with equivalent terms in additional languages. Also known as the International Electrotechnical Vocabulary online.

- Customer Service Centre: www.iec.ch/webstore/custserv

If you wish to give us your feedback on this publication or need further assistance, please visit the Customer Service Centre FAQ or contact us:

Email: csc@iec.ch

Tel.: +41 22 919 02 11

Fax: +41 22 919 03 00

A propos de la CEI

La Commission Electrotechnique Internationale (CEI) est la première organisation mondiale qui élabore et publie des normes internationales pour tout ce qui a trait à l'électricité, à l'électronique et aux technologies apparentées.

A propos des publications CEI

Le contenu technique des publications de la CEI est constamment revu. Veuillez vous assurer que vous possédez l'édition la plus récente, un corrigendum ou amendement peut avoir été publié.

- Catalogue des publications de la CEI: www.iec.ch/searchpub/cur_fut-f.htm

Le Catalogue en-ligne de la CEI vous permet d'effectuer des recherches en utilisant différents critères (numéro de référence, texte, comité d'études,...). Il donne aussi des informations sur les projets et les publications retirées ou remplacées.

- Just Published CEI: www.iec.ch/online_news/justpub

Restez informé sur les nouvelles publications de la CEI. Just Published détaille deux fois par mois les nouvelles publications parues. Disponible en-ligne et aussi par email.

- Electropedia: www.electropedia.org

Le premier dictionnaire en ligne au monde de termes électroniques et électriques. Il contient plus de 20 000 termes et définitions en anglais et en français, ainsi que les termes équivalents dans les langues additionnelles. Egalement appelé Vocabulaire Electrotechnique International en ligne.

- Service Clients: www.iec.ch/webstore/custserv/custserv_entry-f.htm

Si vous désirez nous donner des commentaires sur cette publication ou si vous avez des questions, visitez le FAQ du Service clients ou contactez-nous:

Email: csc@iec.ch

Tél.: +41 22 919 02 11

Fax: +41 22 919 03 00

INTERNATIONAL STANDARD

NORME INTERNATIONALE



Semiconductor devices –

Part 1: Time-dependent dielectric breakdown (TDDB) test for inter-metal layers

Dispositifs à semiconducteurs –

Partie 1: Essai de rupture diélectrique en fonction du temps (TDDB) pour les couches intermétalliques

INTERNATIONAL
ELECTROTECHNICAL
COMMISSION

COMMISSION
ELECTROTECHNIQUE
INTERNATIONALE

PRICE CODE
CODE PRIX

P

ICS 31.080

ISBN 978-2-88912-178-6

CONTENTS

FOREWORD.....	3
1 Scope.....	5
2 Terms and definitions	5
3 Test equipment.....	6
4 Test samples.....	6
4.1 General.....	6
4.2 Test structure	6
5 Procedures.....	8
5.1 General.....	8
5.2 Pre-test.....	8
5.3 Test conditions.....	8
5.3.1 General	8
5.3.2 Electric field	8
5.3.3 Temperature.....	9
5.4 Failure criterion	9
6 Lifetime estimation	10
6.1 General.....	10
6.2 Acceleration model.....	10
6.3 Formula of E model	10
6.4 A procedure for lifetime estimation	10
7 Lifetime dependence on inter-metal layer area	13
8 Summary.....	13
Annex A (informative) Engineering supplementation for lifetime estimation	14
Bibliography.....	16
Figure 1 – Schematic image of test structure (comb and serpent pattern)	7
Figure 2 – Schematic image of test structure (comb and comb pattern)	7
Figure 3 – Cross-sectional image of test structure for line to stacked line including via	8
Figure 4 – Cross-sectional image of test structure for stacked line to stacked line including via	8
Figure 5 – Test flow diagram of constant voltage stress method	9
Figure 6 – Weibull distribution plot.....	11
Figure 7 – Procedure to estimate the acceleration factor due to the electric field dependence	12
Figure 8 – Procedure to estimate the activation energy using an Arrhenius plot	12

INTERNATIONAL ELECTROTECHNICAL COMMISSION

SEMICONDUCTOR DEVICES –

**Part 1: Time-dependent dielectric breakdown (TDDb)
test for inter-metal layers**

FOREWORD

- 1) The International Electrotechnical Commission (IEC) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, IEC publishes International Standards, Technical Specifications, Technical Reports, Publicly Available Specifications (PAS) and Guides (hereafter referred to as "IEC Publication(s)"). Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested IEC National Committees.
- 3) IEC Publications have the form of recommendations for international use and are accepted by IEC National Committees in that sense. While all reasonable efforts are made to ensure that the technical content of IEC Publications is accurate, IEC cannot be held responsible for the way in which they are used or for any misinterpretation by any end user.
- 4) In order to promote international uniformity, IEC National Committees undertake to apply IEC Publications transparently to the maximum extent possible in their national and regional publications. Any divergence between any IEC Publication and the corresponding national or regional publication shall be clearly indicated in the latter.
- 5) IEC itself does not provide any attestation of conformity. Independent certification bodies provide conformity assessment services and, in some areas, access to IEC marks of conformity. IEC is not responsible for any services carried out by independent certification bodies.
- 6) All users should ensure that they have the latest edition of this publication.
- 7) No liability shall attach to IEC or its directors, employees, servants or agents including individual experts and members of its technical committees and IEC National Committees for any personal injury, property damage or other damage of any nature whatsoever, whether direct or indirect, or for costs (including legal fees) and expenses arising out of the publication, use of, or reliance upon, this IEC Publication or any other IEC Publications.
- 8) Attention is drawn to the Normative references cited in this publication. Use of the referenced publications is indispensable for the correct application of this publication.
- 9) Attention is drawn to the possibility that some of the elements of this IEC Publication may be the subject of patent rights. IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 62374-1 has been prepared by IEC technical committee 47: Semiconductor devices.

The text of this standard is based on the following documents:

FDIS	Report on voting
47/2063/FDIS	47/2077/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

This publication has been drafted in accordance with the ISO/IEC Directives, Part 2.

A list of all the parts in the IEC 62374 series, under the general title *Semiconductor devices*, can be found on the IEC website.

The committee has decided that the contents of this publication will remain unchanged until the stability date indicated on the IEC web site under "<http://webstore.iec.ch>" in the data related to the specific publication. At this date, the publication will be

- reconfirmed,
- withdrawn,
- replaced by a revised edition, or
- amended.

IMPORTANT – The 'colour inside' logo on the cover page of this publication indicates that it contains colours which are considered to be useful for the correct understanding of its contents. Users should therefore print this document using a colour printer.

IECNORM.COM : Click to view the full PDF of IEC 62374-1:2010

SEMICONDUCTOR DEVICES –

Part 1: Time-dependent dielectric breakdown (TDDB) test for inter-metal layers

1 Scope

This part of IEC 62374 describes a test method, test structure and lifetime estimation method of the time-dependent dielectric breakdown (TDDB) test for inter-metal layers applied in semiconductor devices.

2 Terms and definitions

For the purposes of this document, the following terms and definitions apply.

2.1 leakage current of inter-metal layer

I_{leak}
current through the dielectric layer when a use voltage is applied

2.2 initial leakage current of inter-metal layer

$I_{\text{leak-0}}$
leakage current of inter-metal layer before a stress voltage is applied

2.3 compliance current

I_{comp}
maximum current of the voltage forcing equipment

NOTE A compliance limit can be specified for a particular test.

2.4 measured leakage current of inter-metal layer

I_{meas}
measured current in constant voltage stress (CVS) test

2.5 breakdown time

t_{bd}
summation of time during which stress voltage is applied to inter-metal layer until failure

NOTE In CVS test, applied stress voltage is interrupted by measuring and assessing repeatedly (see Figure 5).

2.6 dielectric layer thickness

t_{d}
physical thickness of dielectric layer which is pitched between metal lines

2.7 stress voltage

V_{stress}
voltage applied during CVS test

2.8

use voltage

V_{use}

voltage applied during pre-test and used for lifetime estimation

NOTE This voltage is usually power supply voltage.

2.9

metal electrode length

L

total length of metal electrode which is pitching the dielectric layer

2.10

electric field for inter-metal layer

E_{im}

voltage across a dielectric layer divided by its horizontal width between metal lines

NOTE The dielectric layer width should be determined by a consistent documented method by the physical measurement method with SEM, TEM or other. The method or a reference to a documented standard which describes the method should be included in the data report.

3 Test equipment

This TDDDB test can be applied by both the package level test and the wafer level test. A high temperature oven is used for the package level test. In the case of the wafer level test, a wafer probe with a hot plate or hot chuck is necessary. Additionally the instruments need to have sufficient resolution to detect changes of leakage current under high temperature condition.

NOTE Package level test is test on test structures assembled in package.

4 Test samples

4.1 General

Test samples for TDDDB test for inter-metal layer shall have the following test structure.

4.2 Test structure

An appropriate test structure for this test is an interdigitated one as shown in Figure 1, consisting of comb and serpent patterns, which are connected to the voltage source lines. There is an alternative structure, that is the interdigitated comb and comb structure shown in Figure 2. Test structure leads shall be designed to prevent unexpected failures outside the test structure during the TDDDB test. Patterns with vias (Figures 3 and 4) need to be considered because the failure mechanism might be different from a line-to-line pattern without via. Unless otherwise specified comb and serpent pattern are recommended. The minimum line-to-line spacing is the most severe condition for this mechanism. Therefore, the minimum dimension allowed by the layout rule shall be evaluated. The total length of the metal line is recommended to be in the range from 0,01 m to 1 m. For the accurate lifetime estimation, it is recommended that at least three device conditions of area or length be used, so proper scaling can be achieved. Unless otherwise specified the above-mentioned conditions shall be used for test structure parameters.

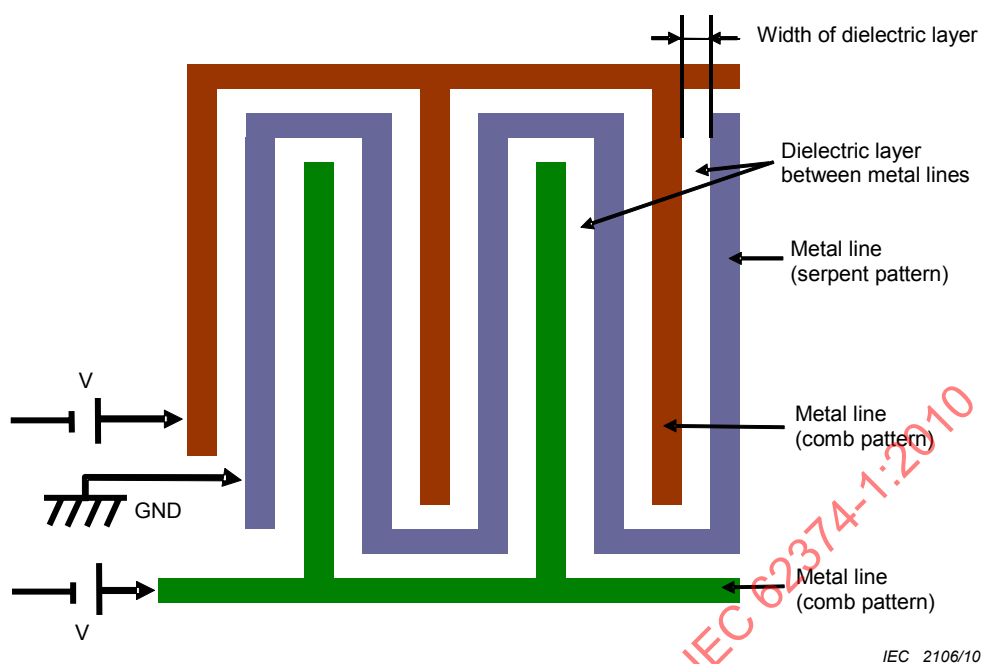


Figure 1 – Schematic image of test structure (comb and serpent pattern)

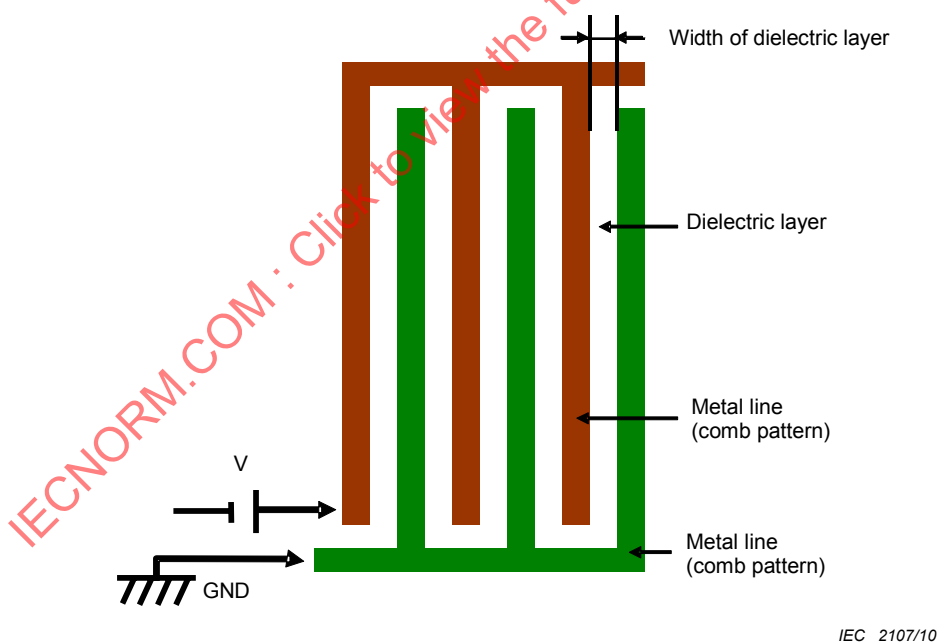
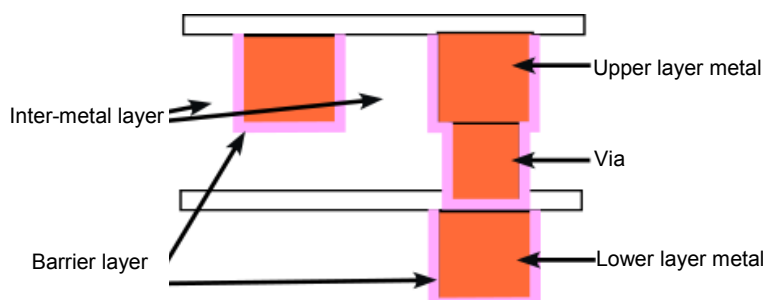
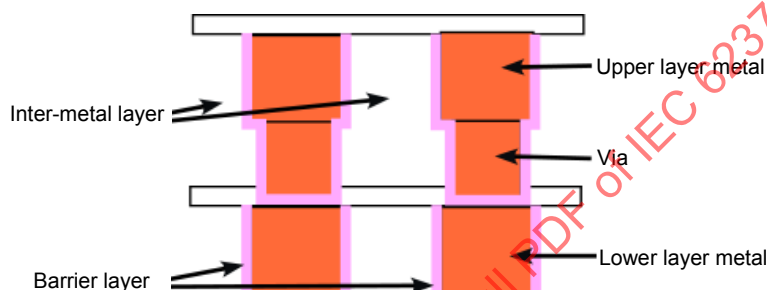


Figure 2 – Schematic image of test structure (comb and comb pattern)



IEC 2108/10

Figure 3 – Cross-sectional image of test structure for line to stacked line including via



IEC 2109/10

Figure 4 – Cross-sectional image of test structure for stacked line to stacked line including via

5 Procedures

5.1 General

In this section the test procedure is explained. Figure 5 shows a procedure for the constant voltage stress method.

5.2 Pre-test

Pre-test is performed to identify initial failed samples. The leakage current is measured at the applied use voltage. If the measured current is larger than the defined criterion, then that sample is rejected as an initial failed sample. When obtaining the defective distribution as necessary, the CVS test without pre-test may be effective. In this case the pre-test can be omitted.

5.3 Test conditions

5.3.1 General

The following test condition is recommended for the TDDb test. The sample size should be selected to provide the necessary confidence level for the application.

5.3.2 Electric field

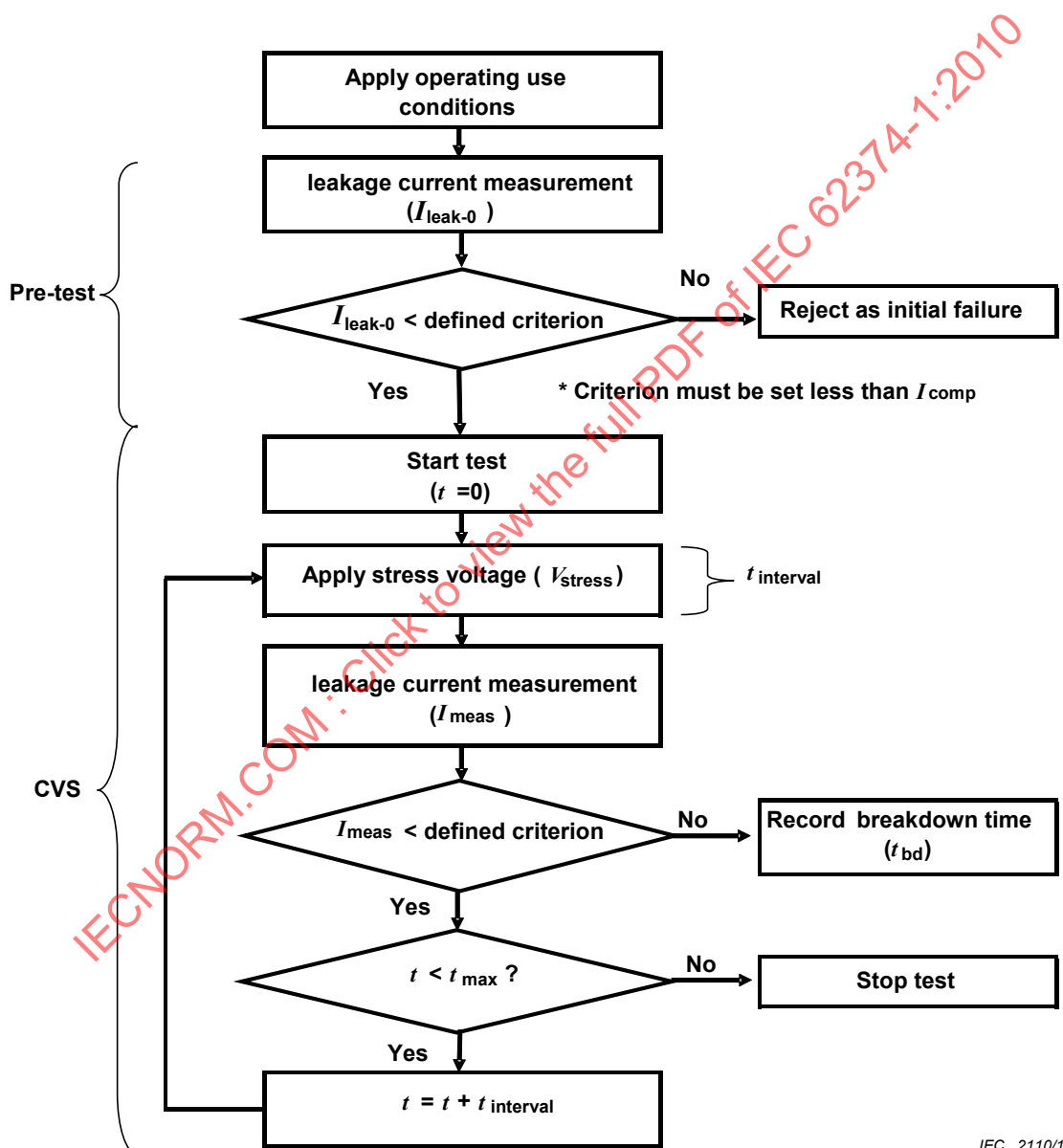
V_{stress} shall be decided by a trial test to get the TDDb lifetime data in a reasonable time. It is preferable to select at least three electric fields for estimating the field acceleration factor.

5.3.3 Temperature

It is preferable to select at least three temperatures. Use-junction temperature shall be in the test temperature range for estimating the temperature acceleration factor (activation energy).

5.4 Failure criterion

Unless otherwise specified, I_{meas} which exceeds the failure criterion indicates device failure. The measurement condition (temperature, electric field) for the pass judgment shall be set up at use conditions or stress conditions. The leakage current shift for failure shall be established in consideration of the initial current, the measurement resolution, and the products specifications.



IEC 2110/10

$t, t_{\text{max}}, t_{\text{interval}}$ total stress voltage applied time, maximum stress voltage applied time for evaluation, stress voltage applied time of each measurement loop, respectively

Figure 5 – Test flow diagram of constant voltage stress method

6 Lifetime estimation

6.1 General

The method to get the temperature and voltage acceleration factor is explained in this section.

6.2 Acceleration model

The electric field E model is widely used to consider as an acceleration model and it contains the temperature acceleration model (Arrhenius model). Unless otherwise specified in the failure acceleration model, E model should be adopted as the acceleration model for lifetime estimation.

NOTE There were some reports based on the square root- E model recently, and other models' verifications are expected to be published in the future. When a new type of model is adopted, an evaluation to confirm the model adaptability needs to be carried out.

6.3 Formula of E model

$$TTF = A \times \exp\left(\frac{E_a}{kT}\right) \exp(-\gamma \times E_{im}) \quad (1)$$

where

TTF is the time to failure;

A is the constant;

E_{im} is the electric field for inter-metal layer;

k is the Boltzmann constant;

γ is the electric field acceleration factor;

E_a is the activation energy.

6.4 A procedure for lifetime estimation

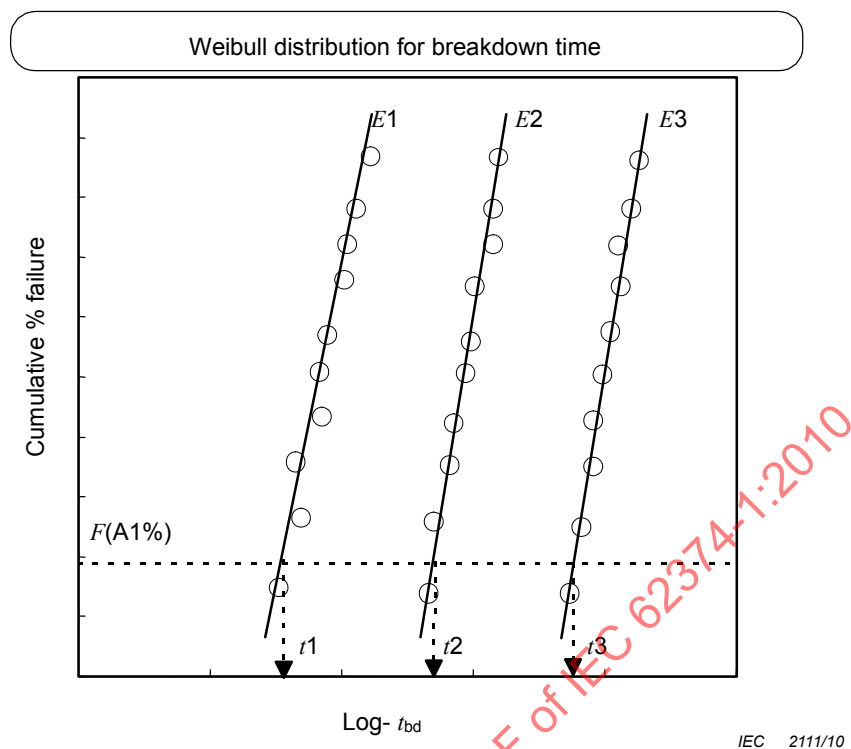
- Make a plot of each stress data point using a Weibull distribution or Log-normal distribution. Unless otherwise specified, Weibull is recommended as the distribution of choice. Refer to [8]¹ for an explanation of the Weibull label, left axis cumulative failure rate and bottom axis breakdown time – see Figure 6.
- Calculate each failure time $t(F\%)$. Next, make a plot of each failure time versus electric field values (E model). Calculate the electric field acceleration factor from the slope (see Figure 7). Then plot each failure versus with the reciprocal of temperature ($1/T$). Calculate the temperature acceleration factor from the slope (activation energy) (see Figure 8).

Using the above acceleration factors, estimate the lifetime $t(F\%)$ at the use condition at certain temperature and voltage.

NOTE 1 For Weibull statistics the correct time to be determined is the time at 63,2% failure. It is the characteristic time of the Weibull distribution and has the largest confidence. In the case of the log-normal distribution the correct time would be the time at 50% failures. So, when the electric field acceleration factor or temperature acceleration factor is calculated, it is preferable that they be calculated with the failure rates which are near that value. The cumulative failure distribution, especially for the Weibull distribution, should be recorded.

NOTE 2 Highly accelerated tests may not provide long enough breakdown times to provide adequate time resolution and may not be enough to determine the correct acceleration model and the correct acceleration factor. Long term test at package level may be required.

¹ The figures in square brackets refer to the Bibliography.



$E1, E2, E3$ (MV/cm)

magnitude of applied electric field to the inter-metal layer in the case of using E model. Relationship of electric field strength is described by the order of " $E1 > E2 > E3$ ".

$t1, t2, t3$ (h)

breakdown time when the cumulative failure reaches A1 %

Figure 6 – Weibull distribution plot

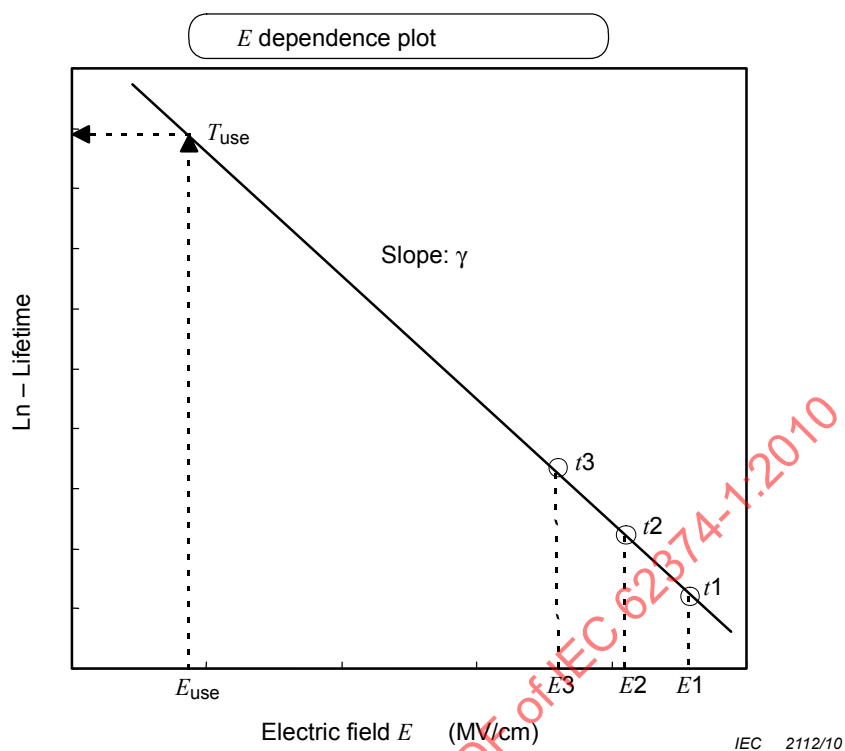


Figure 7 – Procedure to estimate the acceleration factor due to the electric field dependence

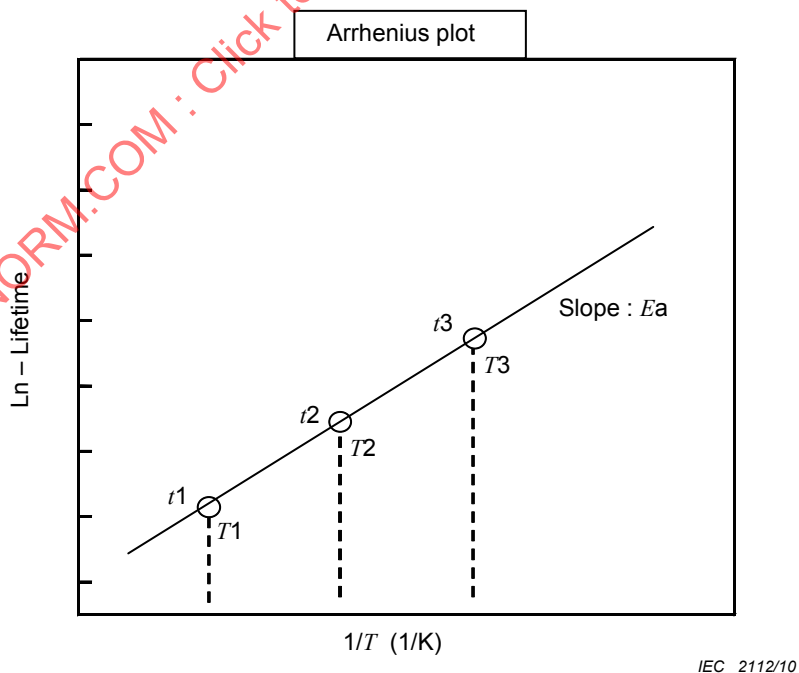


Figure 8 – Procedure to estimate the activation energy using an Arrhenius plot

7 Lifetime dependence on inter-metal layer area

Revised lifetime is often used to carry out lifetime estimation of actual products with various dielectric areas which is pitched between metal lines. To convert the test sample lifetime with a certain dielectric area into an actual product lifetime with a different one, the following formula shows a simple and easy procedure, which uses a Weibull distribution parameter. The formulas (2) and (3) show a simple Weibull, so only Weibull is recommended as the distribution of choice. In general, the line-to-line spacing of the test structure is constant. Therefore, the metal electrode length L which is the pitching dielectric layer can be used as the dimension parameter instead of the dielectric area A of formula (3).

$$TTF_2 = TTF_1 \times \left(\frac{A_1}{A_2} \right)^{1/m} \quad (2)$$

$$TTF_2 = TTF_1 \times \left(\frac{L_1}{L_2} \right)^{1/m} \quad (3)$$

where

TTF_1 , A_1 and L_1 is the time to failure, its dielectric area which is pitched between metal lines and its length of metal electrode of test sample, respectively;

TTF_2 , A_2 and L_2 is the time to failure, its dielectric area which is pitched between metal lines and its length of metal electrode of actual product, respectively;

m is the shape parameter of Weibull distribution

NOTE Sufficient consideration should be taken to avoid high electric fields in the corners of the test structure. If voltage stress concentration in the corners occurs due to improper test structure design, the failure distribution will deviate from the intrinsic failure distribution. Failure analysis should be done to confirm that failure has occurred in the corner of the metal line. In case that the extrinsic failures concentrate on the corner, they may be excluded from the lifetime analysis.

8 Summary

The following details shall be specified in the applicable specification:

- stress conditions (voltage and temperature);
- conditions of device for failure criteria (leakage current and its measurement condition);
- specific pattern and its dimension of test structure;
- sample and lot size for testing;
- specific lifetime estimate model;
- specific lifetime estimate condition.

Annex A (informative)

Engineering supplementation for lifetime estimation

A.1 Typical value of acceleration factor

The basic formula of E model is the same as shown in 6.3. Typical acceleration factors are indicated below. According to the result of recent research, various types of combination which consisted of both a material and inter-metal layer structure brought widely varied values. The test method of Subclause 5.3 is recommended to extract the appropriate acceleration factors for lifetime estimation.

$$TTF = A \times \exp\left(\frac{E_a}{kT}\right) \exp(-\gamma E) \quad (\text{A.1})$$

γ is the electric field acceleration factor

2,1 cm/MV to 6,0 cm/MV

E_a is the activation energy

0,1 eV to 0,57 eV

A.2 Procedure to plot data using Weibull statistics

The plot of the cumulative number of failures against the time-to-breakdown gives the parameters of the Weibull distribution (see Figure 6). The distribution parameters are the shape parameter m (which determines the distribution shape) and η (measure of the parameter) (characteristic life). Once the distribution parameters are known from the probability plot, a certain failure density level can be calculated.

The Weibull distribution

$$F(t) = 1 - \exp\left\{-\left(\frac{t}{\eta}\right)^m\right\} \quad (\text{A.2})$$

where

$F(t)$ is the unreliability or cumulative distribution function;

η is the measure parameter (characteristic life);

m is the shape parameter (which determines the distribution shape);

η is the time at which the fraction of surviving to original population becomes " e^{-1} "; as a percentage this is nearly equal to 63,2 %. The value of m can be read from the slope of the Weibull plot.

Y-axis is $\text{Ln}(\text{Ln}(1/1-F(t)))$.

X-axis is $\text{Ln}(t_{bd})$.

The method for calculating the lifetime of the certain failure density level is as follows:

$$t_{\text{atcerttime failure}} = \eta \{ \ln(1/(1 - \text{Failurelevel})) \}^{1/m} \quad (\text{A.3})$$

When the certain failure level is 0,1 %, t to 0,1 % is below:

$$t_{0,1\%} = \eta \{ \ln(1/(1 - (0,1/100))) \}^{1/m} \quad (\text{A.4})$$

IECNORM.COM : Click to view the full PDF of IEC 62374-1:2010

Bibliography

- [1] R.Tsu, J.W.McPherson and W.R.McKee "Leakage and Breakdown Reliability Issues Associated with Low-k Dielectric Dual-Damascene Cu Process", proceeding IRPS, 2000, p348
 - [2] G.H.Haase, E.Ogawa and J.W.McPherson, "Breakdown Characteristics of Interconnect Dielectrics", proceeding IRPS, 2005, p466
 - [3] A.Ishi, et al, "Interface Engineering for High-Reliable 65nm-Node Cu/ULK(k=2.6) Interconnect Integration", IITC, 2005,
 - [4] T.Yoshie, et al, "TDDB degradation Analysis Using Ea of Leakage Current for Reliable Porous CVD SiOC(k=2.45)/Cu Interconnects", IITC, 2004,
 - [5] F.Chen, et al, "Investigation of CVD SiCOH Low-k Time-dependent Dielectric Breakdown at 65nm Node Technology", proceeding IRPS, 2005, p501
 - [6] N.Hwang, et al, "TDDB Reliability Assessment of 0.13 μ m Cu/Low-k Interconnects Fabricated with PECVD Low-k Materials", IRPS, 2004, p338
 - [7] E.Ogawa, et al, "Leakage, Breakdown, and TDDB characteristics of Porous Low-k Silica-Based Interconnect Dielectrics", IRPS, 2003, p166
 - [8] EIAJ EDR-4704 "Guideline for accelerated endurance testing of semiconductor devices" Chap 2.2 JEITA Mar 2000
-

IECNORM.COM : Click to view the full PDF of IEC 62374-1:2010

SOMMAIRE

AVANT-PROPOS	19
1 Domaine d'application	21
2 Termes et définitions	21
3 Équipements d'essai	22
4 Echantillons d'essai	22
4.1 Généralités	22
4.2 Structure d'essai	22
5 Procédures	24
5.1 Généralités	24
5.2 Essai préalable	24
5.3 Conditions d'essai	24
5.3.1 Généralités	24
5.3.2 Champ électrique	24
5.3.3 Température	25
5.4 Critère de défaillance	25
6 Estimation de durée de vie	26
6.1 Généralités	26
6.2 Modèle d'accélération	26
6.3 Formule du modèle E	26
6.4 Procédure de l'estimation de la durée de vie	26
7 Dépendance de la durée de vie par rapport à la surface de la couche intermétallique	29
8 Résumé	29
Annexe A (informative) Complément technique pour l'estimation de la durée de vie	30
Bibliographie	32
Figure 1 – Image simplifiée de la structure d'essai (motif peigne et serpent)	23
Figure 2 – Image simplifiée de la structure d'essai (motif peigne et peigne)	23
Figure 3 – Image en coupe d'une structure d'essai de type ligne – ligne empilée incluant un trou de liaison	24
Figure 4 – Image en coupe d'une structure d'essai de type ligne empilée – ligne empilée incluant un trou de liaison	24
Figure 5 – Organigramme d'essai de la méthode de tension constante	25
Figure 6 – Tracé de la distribution de Weibull	27
Figure 7 – Procédure d'estimation du facteur d'accélération dû à la dépendance du champ électrique	28
Figure 8 – Procédure d'estimation de l'énergie d'activation à l'aide d'un tracé d'Arrhenius	28

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

DISPOSITIFS À SEMICONDUCTEURS –

**Partie 1: Essai de rupture diélectrique en fonction du temps (Tddb)
pour les couches intermétalliques**

AVANT-PROPOS

- 1) La Commission Electrotechnique Internationale (CEI) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI – entre autres activités – publie des Normes internationales, des Spécifications techniques, des Rapports techniques, des Spécifications accessibles au public (PAS) et des Guides (ci-après dénommés "Publication(s) de la CEI"). Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible, un accord international sur les sujets étudiés, étant donné que les Comités nationaux de la CEI intéressés sont représentés dans chaque comité d'études.
- 3) Les Publications de la CEI se présentent sous la forme de recommandations internationales et sont agréées comme telles par les Comités nationaux de la CEI. Tous les efforts raisonnables sont entrepris afin que la CEI s'assure de l'exactitude du contenu technique de ses publications; la CEI ne peut pas être tenue responsable de l'éventuelle mauvaise utilisation ou interprétation qui en est faite par un quelconque utilisateur final.
- 4) Dans le but d'encourager l'uniformité internationale, les Comités nationaux de la CEI s'engagent, dans toute la mesure possible, à appliquer de façon transparente les Publications de la CEI dans leurs publications nationales et régionales. Toutes divergences entre toutes Publications de la CEI et toutes publications nationales ou régionales correspondantes doivent être indiquées en termes clairs dans ces dernières.
- 5) La CEI elle-même ne fournit aucune attestation de conformité. Des organismes de certification indépendants fournissent des services d'évaluation de conformité et, dans certains secteurs, accèdent aux marques de conformité de la CEI. La CEI n'est responsable d'aucun des services effectués par les organismes de certification indépendants.
- 6) Tous les utilisateurs doivent s'assurer qu'ils sont en possession de la dernière édition de cette publication.
- 7) Aucune responsabilité ne doit être imputée à la CEI, à ses administrateurs, employés, auxiliaires ou mandataires, y compris ses experts particuliers et les membres de ses comités d'études et des Comités nationaux de la CEI, pour tout préjudice causé en cas de dommages corporels et matériels, ou de tout autre dommage de quelque nature que ce soit, directe ou indirecte, ou pour supporter les coûts (y compris les frais de justice) et les dépenses découlant de la publication ou de l'utilisation de cette Publication de la CEI ou de toute autre Publication de la CEI, ou au crédit qui lui est accordé.
- 8) L'attention est attirée sur les références normatives citées dans cette publication. L'utilisation de publications référencées est obligatoire pour une application correcte de la présente publication.
- 9) L'attention est attirée sur le fait que certains des éléments de la présente Publication de la CEI peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 62374-1 a été établie par le comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47/2063/FDIS	47/2077/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Cette publication a été rédigée selon les Directives ISO/CEI, Partie 2.

Une liste de toutes les parties de la série CEI 62374, présentées sous le titre général *Dispositifs à semiconducteurs*, est disponible sur le site web de la CEI.

Le comité a décidé que le contenu de cette publication ne sera pas modifié avant la date de stabilité indiquée sur le site web de la CEI sous "<http://webstore.iec.ch>" dans les données relatives à la publication recherchée. A cette date, la publication sera

- reconduite,
- supprimée,
- remplacée par une édition révisée, ou
- amendée.

IMPORTANT – Le logo "colour inside" qui se trouve sur la page de couverture de cette publication indique qu'elle contient des couleurs qui sont considérées comme utiles à une bonne compréhension de son contenu. Les utilisateurs devraient, par conséquent, imprimer cette publication en utilisant une imprimante couleur.

IECNORM.COM : Click to view the full PDF of IEC 62374-1:2010

DISPOSITIFS À SEMICONDUCTEURS –

Partie 1: Essai de rupture diélectrique en fonction du temps (TDDB) pour les couches intermétalliques

1 Domaine d'application

La présente partie de la CEI 62374 décrit une méthode d'essai, une structure d'essai et une méthode d'estimation de la durée de vie d'un essai de rupture diélectrique en fonction du temps (TDDB)¹ pour des couches intermétalliques appliquées dans des dispositifs à semiconducteurs.

2 Termes et définitions

Pour les besoins du présent document, les termes et définitions suivants s'appliquent.

2.1

courant de fuite de couche intermétallique

I_{leak}

courant traversant la couche diélectrique lorsqu'une tension d'utilisation est appliquée

2.2

courant de fuite initial de couche intermétallique

$I_{\text{leak-0}}$

courant de fuite de couche intermétallique avant l'application d'une tension de contrainte

2.3

courant de conformité

I_{comp}

courant maximal de l'équipement qui force la tension

NOTE Une limite d'accord peut être spécifiée pour un essai particulier.

2.4

courant de fuite mesuré de couche intermétallique

I_{meas}

courant mesuré dans un essai de contrainte à tension constante (CVS)²

2.5

temps de claquage

t_{bd}

sommation de temps auquel la tension de contrainte est appliquée à la couche intermétallique jusqu'à la défaillance

NOTE Dans l'essai CVS, la tension de contrainte appliquée est interrompue par des mesures et jugements répétés (voir Figure 5).

¹ TDDB = en anglais *Time-Dependent Dielectric Breakdown*

² CVS = en anglais *Constant Voltage Stress*

2.6

épaisseur de couche diélectrique

t_d

épaisseur physique d'une couche diélectrique dont le pas est donné par des lignes métalliques

2.7

tension de contrainte

V_{stress}

tension appliquée pendant un essai CVS

2.8

tension d'utilisation

V_{use}

tension appliquée pendant l'essai préalable et utilisée pour l'estimation de la durée de vie

NOTE Cette tension est généralement la tension d'alimentation.

2.9

longueur d'électrode métallique

L

longueur totale d'une électrode métallique qui définit le pas de la couche diélectrique

2.10

champ électrique pour une couche intermétallique

E_{im}

tension aux bornes d'une couche diélectrique divisée par sa largeur horizontale entre des lignes métalliques

NOTE Il convient de déterminer la largeur de la couche diélectrique par une méthode solidement documentée par une méthode de mesure physique par microscopie électronique à balayage (SEM), microscopie électronique à transmission (TEM) ou autre. Il convient que la méthode ou une référence à une norme documentée qui décrit la méthode soit incorporée dans le rapport des données.

3 Équipements d'essai

Cet essai TDDB peut être appliqué tant à l'essai au niveau du boîtier qu'aux essais au niveau de la plaquette. Une étuve à haute température est utilisée pour l'essai au niveau du boîtier. Dans le cas de l'essai au niveau de la plaquette, une sonde de plaquette équipée d'une plaque chaude ou d'un plateau chaud est nécessaire. En outre, la résolution des instruments doit être suffisante pour détecter des variations de courant de fuite à haute température.

NOTE Un essai au niveau du boîtier est un essai sur des structures d'essai assemblées dans un boîtier.

4 Echantillons d'essai

4.1 Généralités

Les échantillons d'essai pour l'essai TDDB pour les couches intermétalliques doivent comporter la structure d'essai suivante.

4.2 Structure d'essai

Une structure appropriée pour cet essai est une structure interdigitée telle que celle représentée sur la Figure 1. Elle est constituée de motifs en forme de peigne et de serpent connectés aux lignes de la source de tension. La Figure 2 représente une structure alternative constituée seulement de motifs en forme de peigne interdigités. Les conducteurs de la structure d'essai doivent être conçus pour empêcher des défaillances accidentelles externes à la structure d'essai pendant l'essai TDDB. Des motifs comportant des trous de liaison (Figures 3 et 4) doivent être considérés parce que le mécanisme de défaillance peut

être différent de celui d'un motif ligne - ligne sans trou de liaison. Sauf spécification contraire, il convient de recommander un motif peigne et serpent. L'espacement minimal entre les lignes est la condition la plus sévère pour ce mécanisme. C'est pourquoi on doit évaluer la dimension minimale autorisée par la règle de conception. Il est recommandé que la longueur totale de la ligne métallique se trouve dans la gamme comprise entre 0,01 m et 1 m. Pour l'estimation précise de la durée de vie, il est recommandé qu'au moins trois conditions de surface ou de longueur sur le composant soient utilisées pour obtenir une mise à l'échelle correcte. Sauf spécification contraire, les conditions mentionnées ci-dessus doivent être utilisées pour les paramètres de la structure d'essai.

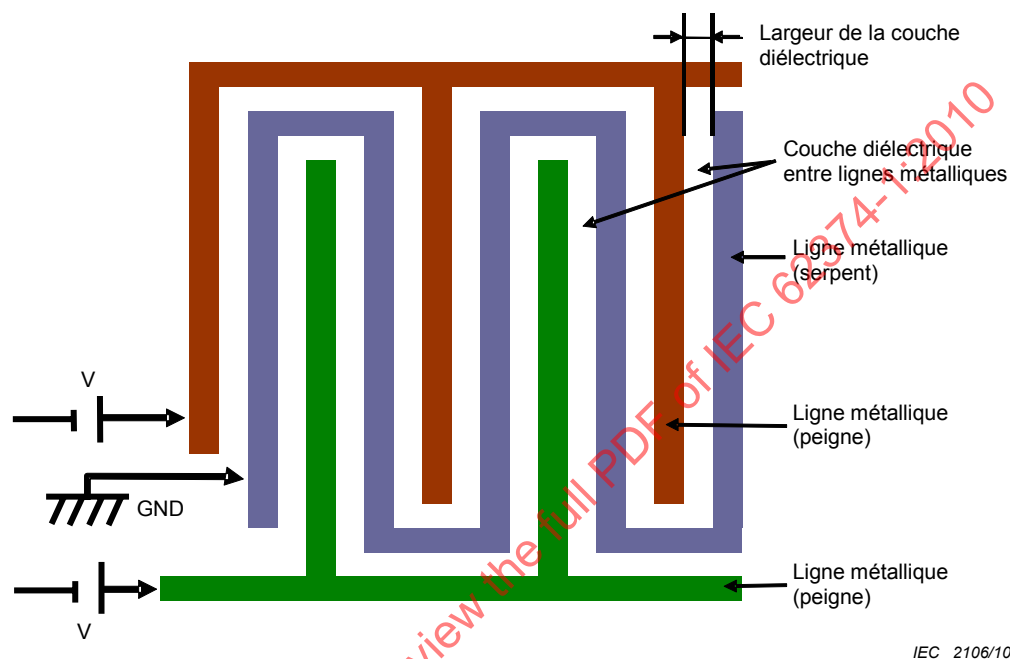


Figure 1 – Image simplifiée de la structure d'essai (motif peigne et serpent)

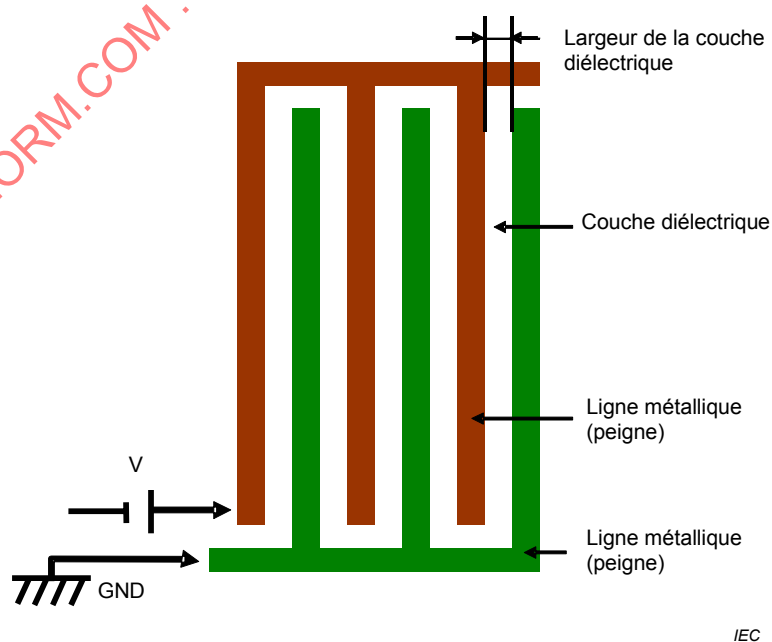


Figure 2 – Image simplifiée de la structure d'essai (motif peigne et peigne)

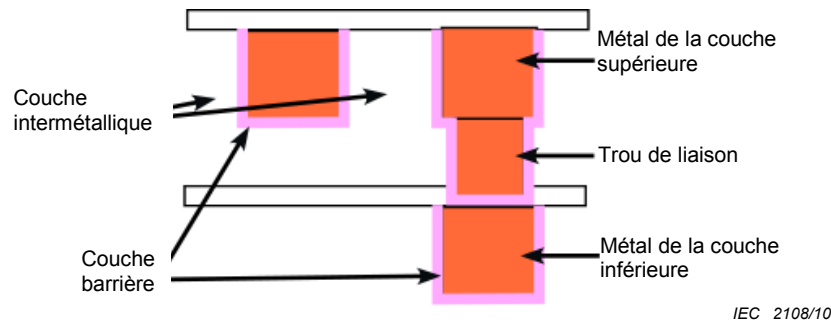


Figure 3 – Image en coupe d’une structure d’essai de type ligne – ligne empilée incluant un trou de liaison

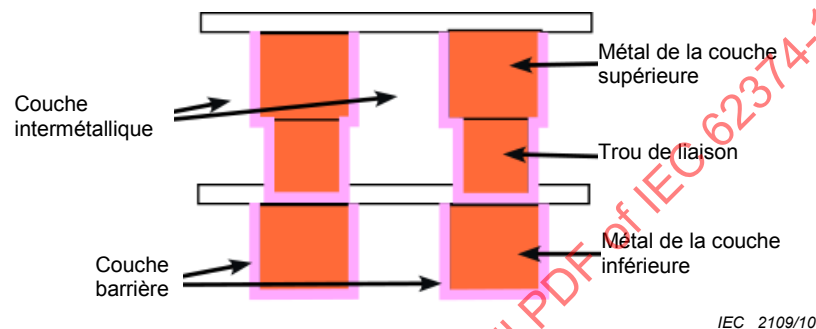


Figure 4 – Image en coupe d’une structure d’essai de type ligne empilée – ligne empilée incluant un trou de liaison

5 Procédures

5.1 Généralités

Cette section explique la procédure d’essai. La Figure 5 illustre une procédure de contrainte par la méthode de tension constante.

5.2 Essai préalable

Un essai préalable est réalisé pour l’identification des échantillons défectueux initiaux. Le courant de fuite est mesuré à la tension d’utilisation appliquée. Si le courant mesuré est plus grand que le critère défini, alors cet échantillon est rejeté en tant qu’échantillon défectueux initial. Si la répartition des défauts est nécessaire, l’essai de contrainte à tension constante (CVS) sans essai préalable peut être efficace. Dans ce cas, l’essai préalable peut être ignoré.

5.3 Conditions d’essai

5.3.1 Généralités

Les conditions d’essai suivantes sont recommandées pour l’essai Tddb. Il convient de choisir le nombre d’échantillons pour fournir le niveau de confiance nécessaire pour l’application.

5.3.2 Champ électrique

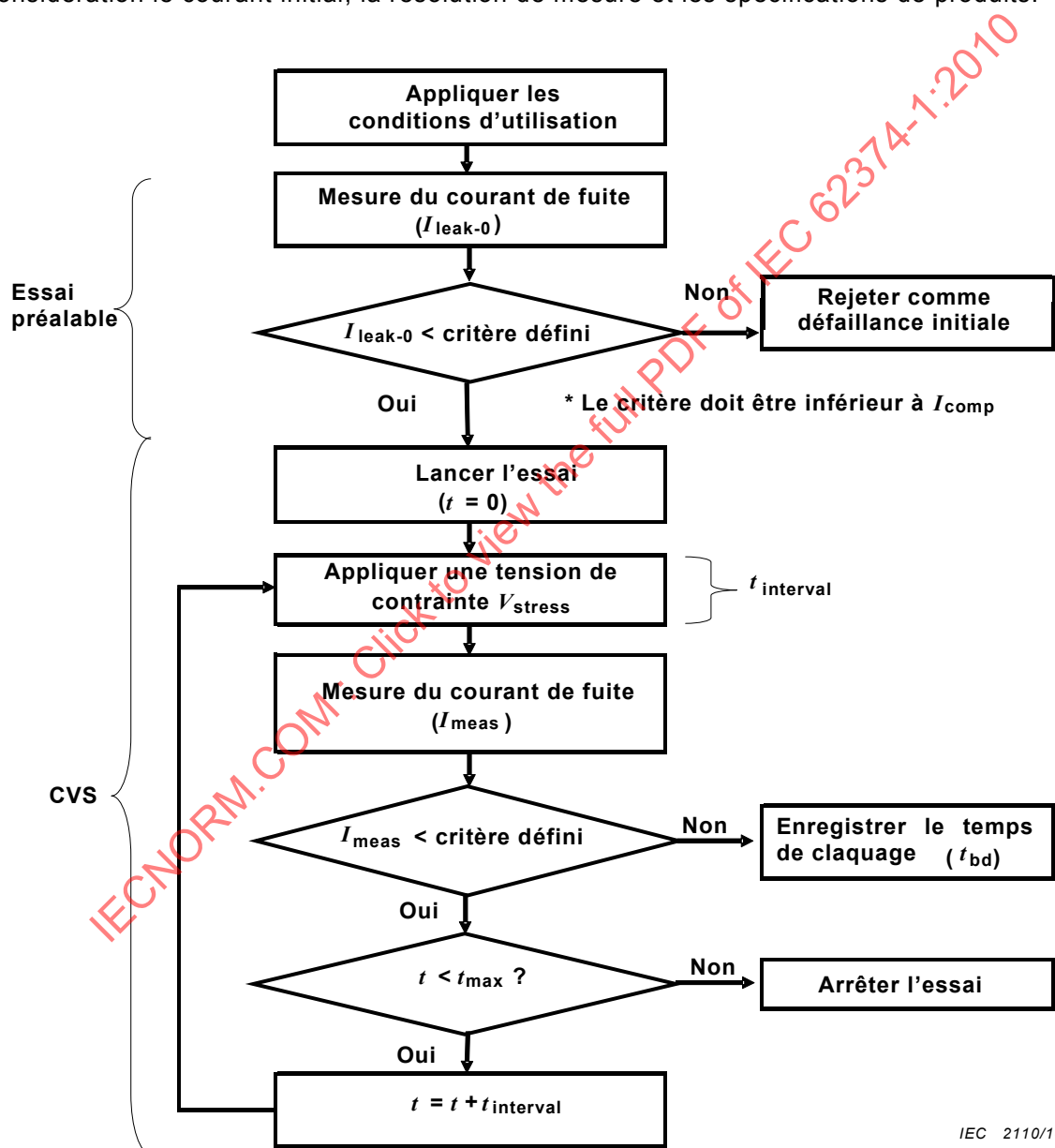
V_{stress} doit être décidé par un essai expérimental pour obtenir les données de durée de vie Tddb en un temps raisonnable. Il est préférable de choisir au moins trois champs électriques pour l’estimation du facteur d’accélération du champ.

5.3.3 Température

Il est préférable de choisir au moins trois températures. La température de jonction d'utilisation doit être dans la gamme de températures d'essai pour l'estimation du facteur d'accélération de température (énergie d'activation).

5.4 Critère de défaillance

Sauf spécification contraire, I_{meas} qui dépasse le critère de défaillance indique une défaillance du dispositif. Les conditions de mesure (température, champ électrique) pour le jugement d'acceptation doivent être établies aux conditions d'utilisation ou aux conditions de contrainte. Le décalage du courant de fuite pour défaillance doit être établi en prenant en considération le courant initial, la résolution de mesure et les spécifications de produits.



$t, t_{\text{max}}, t_{\text{interval}}$

temps d'application total de la tension de contrainte, temps d'application maximal de la tension de contrainte pour l'évaluation, temps d'application de la tension de contrainte pour chaque boucle de mesure, respectivement

Figure 5 – Organigramme d'essai de la méthode de tension constante

6 Estimation de durée de vie

6.1 Généralités

Cette section explique la méthode pour obtenir le facteur d'accélération de la température et de la tension.

6.2 Modèle d'accélération

Le modèle d'accélération de champ électrique E est largement utilisé. Il contient un modèle d'accélération en température (modèle Arrhenius). Sauf spécification contraire dans le modèle d'accélération de défaillance, il convient d'adopter le modèle E comme modèle d'accélération pour l'estimation de la durée de vie.

NOTE Il existe des rapports basés sur le modèle de la racine carrée de E et on attend la publication d'autres vérifications de modèles. Lorsqu'un nouveau type de modèle est adopté, il convient qu'une évaluation pour confirmer l'adaptabilité du modèle soit effectuée.

6.3 Formule du modèle E

$$TTF = A \times \exp\left(\frac{E_a}{kT}\right) \exp(-\gamma \times E_{im}) \quad (1)$$

où

- TTF est la durée de fonctionnement avant défaillance ³;
- A est une constante ;
- E_{im} est le champ électrique pour une couche intermétallique ;
- k est la constante de Boltzmann ;
- γ est le facteur d'accélération du champ électrique;
- E_a est l'énergie d'activation.

6.4 Procédure de l'estimation de la durée de vie

- a) Effectuer un tracé de chaque donnée de contrainte en utilisant la loi de Weibull ou la distribution log-normale. Sauf spécification contraire, Weibull est recommandée comme distribution de choix. Se reporter à [8] ⁴ pour une explication de Weibull, Taux de défaillance cumulatif sur l'axe de gauche et temps de rupture sur l'axe inférieur – voir Figure 6.
- b) Calculer chaque temps de défaillance $t(F\%)$. Effectuer ensuite un tracé de chaque temps de défaillance par rapport aux valeurs de champ électrique (modèle E). Calculer le facteur d'accélération du champ électrique de la pente (voir Figure 7). Puis, effectuer un tracé de chaque défaillance par rapport à l'inverse de la température ($1/T$). Calculer le facteur d'accélération de température à partir de la pente (énergie d'activation) (voir Figure 8).

En utilisant les facteurs d'accélération ci-dessus, estimer la durée de vie $t(F\%)$ dans les conditions d'utilisation (pour une certaine température et une certaine tension).

NOTE 1 Pour les statistiques de Weibull le temps correct à déterminer est le temps à défaillance de 63,2 %. Il s'agit du temps caractéristique de la loi de Weibull et on lui attribue la confiance la plus grande. Dans le cas de la distribution log-normale, le temps correct serait le temps à défaillances de 50 %. Ainsi, lorsque le facteur d'accélération du champ électrique ou le facteur d'accélération de la température est calculé, il est préférable qu'il

³ TTF = en anglais *Time To Failure*)

⁴ Les chiffres entre crochets renvoient à la bibliographie.